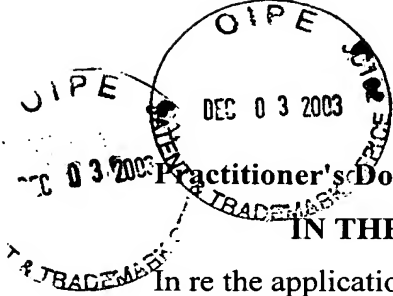


12-04-03



Practitioner's Docket No.: 789\_119

**PATENT**

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re the application of: Yukihiisa TAKEUCHI, Tsutomu NANATAKI, Iwao  
OHWADA and Nobuyuki KOKUNE

Ser. No.: 10/699,186

Group Art Unit: Not assigned

Filed: October 31, 2003

Examiner: Not assigned

Conf. No.: Unknown

For: DISPLAY

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

I hereby certify that this correspondence is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" service under 37 CFR 1.10 addressed to Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on December 3, 2003 under "EXPRESS MAIL" mailing label number EL 97517 0572 US.  
*Janet M. Stevens*  
Janet M. Stevens

**SUBMISSION OF CERTIFIED COPIES OF PRIORITY DOCUMENTS**

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country was requested by applicants on October 31, 2003 for the above-identified application:

<u>Country</u>	<u>Application Number</u>	<u>Filing Date</u>
Japan	2002-321564	November 5, 2002
Japan	2003-300205	August 25, 2003

In support of this claim, certified copies of the Japanese Applications are enclosed herewith.

Respectfully submitted,

December 3, 2003  
Date

*Stephen P. Burr*  
Stephen P. Burr  
Reg. No. 32,970

SPB:jms

BURR & BROWN  
P.O. Box 7068  
Syracuse, NY 13261-7068

Customer No.: 25191  
Telephone: (315) 233-8300  
Facsimile: (315) 233-8320

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2002年11月 5日

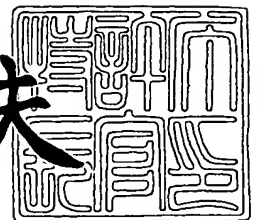
出願番号  
Application Number: 特願2002-321564  
[ST. 10/C]: [JP2002-321564]

出願人  
Applicant(s): 日本碍子株式会社

2003年11月10日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2003-3092411

【書類名】 特許願

【整理番号】 02P00385

【提出日】 平成14年11月 5日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01J 3/00

【発明の名称】 フィールドエミッションディスプレイ

【請求項の数】 7

【発明者】

    【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

    【氏名】 武内 幸久

【発明者】

    【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

    【氏名】 七瀧 努

【発明者】

    【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

    【氏名】 大和田 巖

【発明者】

    【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

    【氏名】 古久根 伸征

【特許出願人】

    【識別番号】 000004064

    【氏名又は名称】 日本碍子株式会社

## 【代理人】

【識別番号】 100072051

【弁理士】

【氏名又は名称】 杉村 興作

## 【選任した代理人】

【識別番号】 100059258

【弁理士】

【氏名又は名称】 杉村 暁秀

## 【手数料の表示】

【予納台帳番号】 074997

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703804

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 フィールドエミッションディスプレイ

【特許請求の範囲】

【請求項 1】 画像表示をしようとする大きさの第 1 の基板と、多数の電子放出素子を第 2 の基板上に配列して形成した電子放出素子モジュールと、から構成され、多数の電子放出素子モジュールを第 1 基板上に配列して設けるとともに、電子放出素子モジュール同士を電氣的に接続し、さらに全体を真空封止してなることを特徴とするフィールドエミッションディスプレイ。

【請求項 2】 画像表示をしようとする大きさの第 1 の基板と、電子放出素子を個々にチップ状に形成した電子放出素子チップと、から構成され、多数の電子放出素子チップを第 1 の基板上に配列して設けるとともに、多数の電子放出素子チップ同士を電氣的に接続し、さらに全体を真空封止してなることを特徴とするフィールドエミッションディスプレイ。

【請求項 3】 画像表示をしようとする大きさの第 1 の基板と、第 1 の基板上に直接膜形成して構成した多数の電子放出素子と、から構成され、全体を真空封止してなることを特徴とするフィールドエミッションディスプレイ。

【請求項 4】 画像表示をしようとする大きさの第 1 の基板と、多数の電子放出素子を第 2 の基板上に配列して設けるとともにこの第 2 の基板を真空封止してなる真空封止電子放出素子モジュールと、から構成され、多数の真空封止電子放出素子モジュールを第 1 基板上に配列して設けるとともに、真空封止電子放出モジュール同士を電氣的に接続してなることを特徴とするフィールドエミッションディスプレイ。

【請求項 5】 請求項 1～4 のいずれか 1 項に記載のフィールドエミッションディスプレイにおいて、前記電子放出素子が、誘電体によって構成された電界印加部と、この電界印加部の一方の面に形成された駆動電極と、前記電界印加部の一方の面に形成され、前記駆動電極とともにスリットを形成するコモン電極とを有することを特徴とするフィールドエミッションディスプレイ。

【請求項 6】 請求項 1～4 のいずれか 1 項に記載のフィールドエミッションディスプレイにおいて、前記電子放出素子が、誘電体によって構成された電界印加部

と、この電界印加部の一方の面に形成された駆動電極と、前記電界印加部の他方の面に形成され、前記駆動電極とともに電界印加部を挟むコモン電極とを有することを特徴とするフィールドエミッションディスプレイ。

【請求項 7】請求項 5 または 6 記載のフィールドエミッションディスプレイにおいて、前記電界印加部が、圧電材料、電歪材料及び反強誘電材料のうちの少なくとも 1 種類であることを特徴とするフィールドエミッションディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、多数の電子放出素子を備えてなるフィールドエミッションディスプレイに関するものである。

【0002】

【従来の技術】

近年、フィールドエミッションディスプレイ (FED) やバックライトのような種々のアプリケーションにおいて、駆動用の電極及び接地用の電極を有する電子放出素子が用いられている (例えば、特許文献 1～5 及び非特許文献 1～3 参照)。そのような電子放出素子は、FED に適用される場合、2 次元的に配列され、これら電子放出素子に対する複数の蛍光体が、所定の間隔を以ってそれぞれ配置されている。

【0003】

【特許文献 1】特開平 1-311, 533 号公報 (第 3 頁、第 1 図)

【特許文献 2】特開平 7-147, 131 号公報 (第 3 頁、図 8 及び図 9)

【特許文献 3】特開 2000-285, 801 号公報 (第 5 頁、図 3)

【特許文献 4】特公昭 46-20, 944 号公報 (第 1 頁、第 2 図)

【特許文献 5】特公昭 44-26, 125 号公報 (第 1 頁、第 2 図)

【非特許文献 1】安岡・石井、「強誘電体陰極を用いたパルス電子源」、応用物理 第 68 巻 第 5 号 p. 546～550 (1999)

【非特許文献 2】V.F.Puchkarev, G.A.Mesyats, On the mechanism of emission from the ferroelectric ceramic cathode, J. Appl. Phys., Vol.78, No.9 November 1995, p.5633-5637

【非特許文献 3】 H.Riege, Electron emission ferroelectrics - a review, Nucl. Instr. And Meth. A340, p.80-89 (1994)

【0 0 0 4】

【発明が解決しようとする課題】 しかしながら、特許文献 1 ～ 5 及び非特許文献 1 ～ 3 に記載されているような従来の一般的な電子放出素子を利用したフィールドエミッションディスプレイの構造については未だ確立された技術はなく、特に大型化、低コスト化に適する技術がないのが現状であった。

【0 0 0 5】 本発明の目的は、大型化や低コスト化に適する構造を有するフィールドエミッションディスプレイを提供することである。

【0 0 0 6】

【課題を解決するための手段】 本発明のフィールドエミッションディスプレイの第 1 発明は、画像表示をしようとする大きさの第 1 の基板と、多数の電子放出素子を第 2 の基板上に配列して形成した電子放出素子モジュールと、から構成され、多数の電子放出素子モジュールを第 1 基板上に配列して設けるとともに、電子放出素子モジュール同士を電氣的に接続し、さらに全体を真空封止してなることを特徴とするものである。

【0 0 0 7】 本発明の第 1 発明の構造によれば、電子放出素子を電子放出素子モジュールとして構成し、電子放出素子モジュールを第 1 の基板上に貼り付けることで、簡単に大型のフィールドエミッションディスプレイを得ることができる。

【0 0 0 8】 本発明のフィールドエミッションディスプレイの第 2 発明は、画像表示をしようとする大きさの第 1 の基板と、電子放出素子を個々にチップ状に形成した電子放出素子チップと、から構成され、多数の電子放出素子チップを第 1 の基板上に配列して設けるとともに、多数の電子放出素子チップ同士を電氣的に接続し、さらに全体を真空封止してなることを特徴とするものである。

【0 0 0 9】 本発明の第 2 発明の構造によれば、電子放出素子を電子放出素子チップとして構成し、電子放出素子モジュールを第 1 の基板上に貼り付けることで、簡単に大型のフィールドエミッションディスプレイを得ることができる。

【0 0 1 0】 本発明のフィールドエミッションディスプレイの第 3 発明は、画像表示をしようとする大きさの第 1 の基板と、第 1 の基板上に直接膜形成して構成

した多数の電子放出素子と、から構成され、全体を真空封止してなることを特徴とするものである。

【0011】本発明の第3発明の構造によれば、第1基板上に直接膜形成することで、簡単に低コストなフィールドエミッションディスプレイを得ることができる。

【0012】本発明のフィールドエミッションディスプレイの第4発明は、画像表示をしようとする大きさの第1の基板と、多数の電子放出素子を第2の基板上に配列して設けるとともにこの第2の基板を真空封止してなる真空封止電子放出素子モジュールと、から構成され、多数の真空封止電子放出素子モジュールを第1基板上に配列して設けるとともに、真空封止電子放出モジュール同士を電氣的に接続してなることを特徴とするものである。

【0013】上述した本発明の第1発明～第4発明に係るフィールドエミッションディスプレイにおいて、電子放出素子の好ましい態様として、誘電体によって構成された電界印加部と、この電界印加部の一方の面に形成された駆動電極と、前記電界印加部の一方の面に形成され、前記駆動電極とともにスリットを形成するコモン電極とを有する構成、または、誘電体によって構成された電界印加部と、この電界印加部の一方の面に形成された駆動電極と、前記電界印加部の一方の面に形成され、前記駆動電極とともにスリットを形成するコモン電極とを有する構成がある。さらに、電界印加部が、圧電材料、電歪材料及び反強誘電材料のうちの少なくとも1種類であることが好ましい。いずれの場合も本発明の第1発明～第4発明に係るフィールドエミッションディスプレイを好適に構成することができる。

#### 【0014】

【発明の実施の形態】図1は本発明のフィールドエミッションディスプレイの第1発明を説明するための図である。図1に示す例において、フィールドエミッションディスプレイの1は、画像表示しようとする大きさのマザー基板2と、多数の電子放出素子（図示せず）をモジュール基板3上に配列して形成した電子放出表示モジュール4と、から構成されている。

【0015】多数の電子放出素子モジュール4はアレイ状に一定の間隔で配列し



て設けられている。隣り合う電子放出素子モジュール 4 同士は、ロウ方向およびカラム方向毎に電氣的に接続されている。そして、全体を真空封止することでフィールドエミッションディスプレイ 1 を得ることができる。電氣的に接続された多数の電子放出素子モジュール 4 には、マザー基板 2 の端部において、ロウ方向はロウ F P C (flexible printed circuit) ケーブル 5 を接続するとともに、カラム方向はカラム F P C ケーブル 6 を接続する。ロウ F P C ケーブル 5 は外部の図示しないロウドライバ I C と接続し、カラム F P C ケーブル 6 は外部の図示しないカラムドライバ I C と接続する。本例を用いることで、フィールドエミッションディスプレイ 1 を簡単に大型化することができる。

【0016】マザー基板 2 およびモジュール基板 3 としては、従来から基板として使用されているものであればどれでも使用することができるが、通常、マザー基板 2 としてはガラス基板を使用し、モジュール基板 3 としてはアルミナやジルコニア等のセラミック基板やガラス基板を用いる。

【0017】図 1 に示すフィールドエミッションディスプレイ 1 において、電子放出素子モジュール 4 間の電氣的接続方法としては、以下の数通りの方法が考えられる。

【0018】図 2 は電子放出素子モジュール 4 間の電氣的接続方法の一例を説明するための図である。図 2 に示す例では、モジュール基板 3 上の外周部に電氣的接続用のターミナル 11 を形成し、モジュール基板 3 間で対向するターミナル 11 同士をワイヤ 12 で接続している。最端部の電子放出素子モジュール 4 のターミナル 11 は、マザー基板 2 の外周部に設けたターミナル 13 にワイヤ 14 で接続している。ターミナル 13 には、F P C ケーブル 5、6 を A C F (anisotropic conductive film) を介して接続している。ターミナル 11、13 はそれぞれモジュール基板 3 上およびマザー基板 2 上にパターン形成した導電性膜で構成されている。

【0019】他の接続方法としては、上述した例において、ワイヤ 12、14 を使用したワイヤボンディング部およびパターン形成されたターミナル 11、13 の導電性膜の部分を、一括して、スクリーン印刷、インクジェット法、薄膜形成プロセスでの配線用のパターン膜形成を行う。本例では、接続部分を大量生産で

き、低コスト化に寄与できる。

【0020】さらに他の接続方法として、図3に示すように、マザー基板2の表面上にパターン化した導電性膜を形成し、この導電性膜とモジュール基板3の表面の電子放出素子とを、モジュール基板3に設けたスルーホール15と導電性ペースト部16を介して電氣的に接続することができる。この例でも、接続部分を大量生産でき、低コスト化に寄与できる。

【0021】図4は本発明のフィールドエミッションディスプレイの第2発明を説明するための図である。図4において、図1に示す例と同一の部材には同一の符号を付し、その説明を省略する。図4に示す例において、フィールドエミッションディスプレイ1は、画像表示しようとする大きさのマザー基板2と、電子放出素子を個々にチップ状に形成した電子放出素子チップ21と、から構成されている。多数の電子放出チップ21をマザー基板2上に配列して設けるとともに、電子放出素子チップ21同士をケーブル部22で電氣的に接続している。そして、全体を真空封止することで、フィールドエミッションディスプレイ1を得ることができる。本例を用いることで、フィールドエミッションディスプレイ1を簡単に大型化することができる。

【0022】図5は本発明のフィールドエミッションディスプレイの第3発明を説明するための図である。図5において、図1に示す例と同一の部材には同一の符号を付し、その説明を省略する。図5に示す例において、フィールドエミッションディスプレイ1は、画像表示しようとする大きさのマザー基板2と、マザー基板2上に直接膜形成して構成した多数の電子放出素子31と、から構成されている。

【0023】電子放出素子31の構造については後ほど詳細に説明するが、図5において、32が駆動電極（カソード電極）、33がコモン電極（アノード電極）、34が圧電体、35が絶縁体である。また、図5では、図1～図4に示す例でも必須ではあるが従来と同様の構成のため記載しなかった、電子放出素子31を形成したマザー基板2に対応するガラス基板36、ITO(indium tin oxide)37、蛍光体38も記載しており、これら全体を真空封止することでフィールドエミッションディスプレイ1を得ることができる。本例では、電子放出素子31

をマザー基板 2 に直接膜形成して構成しているため、大量生産しやすく、低コスト化を達成することができる。なお、膜形成後ペースト膜を焼成する必要があるが、マザー基板 2 がガラス基板のときは融点が低いため、ペースト膜として低温焼成タイプのものを使用する必要がある。

【0024】図 6 は本発明のフィールドエミッションディスプレイの第 4 発明を説明するための図である。図 6 において、図 1 に示す例と同一の部材には同一の符号を付し、その説明を省略する。図 6 に示す例において、フィールドエミッションディスプレイ 1 は、画像表示しようとする大きさのマザー基板 2 と、多数の電子放出素子 4 1 をモジュール基板 3 上に配置して設けるとともにこのモジュール基板 3 を真空封止してなる真空封止電子放出モジュール 4 2 と、から構成されている。

【0025】多数の真空封止電子放出モジュール 4 2 をマザー基板 2 上に配置して設けるとともに、真空封止電子放出モジュール 4 2 同士を電氣的に接続している。図 6 に示す例では、真空封止電子放出モジュール 4 2 間の電氣的な接続状態を記載していないが、例えば、真空封止電子放出モジュール 4 2 の側面にターミナルを予め形成しておき、ターミナル同士を直接または導電体を介して接続することで達成することができる。また、図 6 に示す例では、電子放出素子 4 1 として数百 Pa という低真空でも電子放出可能な素子を使用することで、封止スペースを非常に小さくしている。そのため、本例のように真空封止電子放出モジュール 4 2 を並べる構造において、継ぎ目が目立ちにくくなる。また、画素ピッチ P を狭くすることができる。

【0026】次に、本発明のフィールドエミッションディスプレイの動作について説明する。なお、以下の動作は、上述した本発明のフィールドエミッションディスプレイの第 1 発明～第 4 発明のいずれの例でも同じである。

【0027】図 7 は本発明のフィールドエミッションデバイスの動作を説明するための概念図である。図 7 において、図 1 ～図 6 に示す例と同一の部材には同一の符号を付し、その説明を省略する。図 7 に示す例において、駆動電極 3 2 とコモン電極 3 3 との間に電圧を印加することで、駆動電極 3 2 とコモン電極 3 3 との間のスリット部 5 1 から電子が放出され、ITO 膜 3 7 に印加されたバイアス

電圧の作用で、蛍光体 38 に導かれて当たる。これにより発光する。なお、図 7 に示す例では、蛍光体 38 の発色を R、G、B とし、この R、G、B の 3 つの電子放出素子で 1 画素を構成している。なお、圧電体 34 によって構成された電界印加部は、駆動電極 32 とコモン電極 33 との間のスリット部 51 に電圧を印加することにより、分極反転を起こし、これをトリガにしてスリット部 51 から電子を放出するものである。

【0028】次に、本発明のフィールドエミッションディスプレイを構成する電子放出素子について説明する。なお、本発明では電子放出素子の種類は問題ではなく、以下の例に限定されないことはいうまでもない。

【0029】図 8 (a) は、電子放出素子の第 1 の実施の形態の上面図であり、図 8 (b) は、その I-I 断面図である。この電子放出素子は、誘電体によって構成された電界印加部 101 と、その一方の面に形成された第 1 電極としての駆動電極 102 と、それと同一面に形成され、駆動電極 102 とともにスリットを形成する第 2 電極としてのコモン電極 103 とを有し、基板 104 の上に形成される。好適には、この電子放出素子は、放出された電子を良好に捕獲するために、電界印加部 101 の一方の面に対して所定の間隔を配置した第 3 電極としての電子捕獲電極 105 を更に有し、これらの間の空間を真空状態に保持する。また、駆動電極 102 及びコモン電極 103 の短絡による破損を防止するために、駆動電極 102 と図示しない電圧信号源との間に、図示しない抵抗及び／又はコンデンサを直列配置し、及び／又は、コモン電極 103 と図示しない直流オフセット電圧源との間に、図示しない抵抗を直列配置する。

【0030】電界印加部 101 を構成する誘電体として、圧電材料、電歪材料、反強誘電材料が使用でき、好適には、比誘電率が比較的高い、例えば 1000 以上の誘電体を採用する。このような誘電体としては、チタン酸バリウムの他に、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンズ酸鉛、チタン酸鉛、チタン酸バリウム、マグネシウムタングステン酸鉛、コバルトニオブ酸鉛等又はこれらの任意の組合せを含有するセラミックスや、主成分がこれらの化合物を 50 重量%以上含有するものや、前記セラミック

スに対して更にランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物若しくはこれらのいずれかの組合せ又は他の化合物を適切に添加したもの等を挙げることができる。例えば、マグネシウムニオブ酸鉛 (PMN) とチタン酸鉛 (PT) の 2 成分系  $n\text{PMN}-m\text{PT}$  ( $n, m$  をモル数比とする。) においては、PMN のモル数比を大きくすると、キュリー点が下げられて、室温での比誘電率を大きくすることができる。特に、 $n=0.85-1.0$ ,  $m=1.0-n$  で比誘電率 3000 以上となり好ましい。例えば、 $n=0.91$ ,  $m=0.09$  で室温の比誘電率 15000,  $n=0.95$ ,  $m=0.05$  で室温の比誘電率 20000 が得られる。次に、マグネシウムニオブ酸鉛 (PMN)、チタン酸鉛 (PT)、ジルコン酸鉛 (PZ) の 3 成分系では、PMN のモル数比を大きくする他に、正方晶と擬立方晶又は正方晶と菱面体晶のモルフォトロピック相境界 (MPB: Morphotropic Phase Boundary) 付近の組成とすることが比誘電率を大きくするのに好ましい。例えば、 $\text{PMN}:\text{PT}:\text{PZ}=0.375:0.375:0.25$  にて比誘電率 5500,  $\text{PMN}:\text{PT}:\text{PZ}=0.5:0.375:0.125$  にて比誘電率 4500 となり、特に好ましい。さらに、絶縁性が確保できる範囲内でこれらの誘電体に白金のような金属を混入して、誘電率を向上させるのが好ましい。この場合、例えば、誘電体に白金を重量比で 20% 混入させる。

【0031】本実施の形態では、駆動電極 102 は、鋭角を成す角部を有する。駆動電極 102 には、図示しない電源からパルス電圧が印加され、主に角部から電子が放出される。なお、電子の放出を良好に行うために、駆動電極 102 とコモン電極 103 との間のスリットの幅  $\Delta$  を、好適には  $500\text{ }\mu\text{m}$  以下にする。駆動電極 102 を、高温酸化雰囲気に対して耐性を有する導体、例えば金属単体、合金、絶縁性セラミックスと金属単体との混合物、絶縁性セラミックスと合金との混合物等によって構成し、好適には、白金、パラジウム、ロジウム、モリブデン等の高融点貴金属や、銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とするものや、白金とセラミックス材料とのサーメット材料によって構成する。更に好適には、白金のみ又は白金系の合金を主成分とする材料によって構成する。また、電極として、カーボン、グラファイト系の材料、例えば、ダイ

ヤモンド薄膜、ダイヤモンドライクカーボン、カーボンナノチューブも好適に使用される。なお、電極材料中に添加させるセラミックス材料の割合は、5-30体積%程度が好適である。

【0032】駆動電極102を形成するに当たり、上記材料を用いて、スクリーン印刷、スプレー、コーティング、ディッピング、塗布、電気泳動法等の各種の厚膜形成方法や、スパッタリング、イオンビーム、真空蒸着、イオンプレーティング、CVD、めっき等の各種の薄膜形成手法による通常の膜形成手法に従って形成することができ、好適には、これら厚膜形成手法によって形成される。

【0033】厚膜形成手法によって駆動電極102を形成する場合、その厚さは、一般的には20 $\mu$ m以下となり、好適には5 $\mu$ m以下となる。

【0034】コモン電極103には、直流のオフセット電圧が印加され、図示しないスルーホールを通じて基盤104の裏面から配線として引き出される。

【0035】コモン電極103は、駆動電極102と同様な材料及び手法によって形成されるが、好適には上記厚膜形成手法によって形成する。コモン電極103の厚さも、一般的には20 $\mu$ m以下とし、好適には5 $\mu$ m以下とする。

【0036】駆動電極102に電氣的に接続した配線と、コモン電極103に電氣的に接続した配線とを電氣的に分離するために、基板104を電氣的な絶縁材料で構成するのが好ましい。

【0037】したがって、基板104を、高耐熱性の金属や、その金属表面をガラスなどのセラミックス材料によって被覆したホーローのような材料によって構成することができるが、セラミックスで構成するのが最適である。

【0038】基板104を構成するセラミックスとしては、例えば、安定化された酸化ジルコニウム、酸化アルミニウム、酸化マグネシウム、酸化チタン、スピネル、ムライト、窒化アルミニウム、窒化珪素、ガラス、これらの混合物等を使用することができる。その中でも、酸化アルミニウム及び安定化された酸化ジルコニウムが、強度及び剛性の観点から好ましい。安定化された酸化ジルコニウムは、機械的強度が比較的高いこと、靱性が比較的高いこと、駆動電極102及びコモン電極103との化学反応が比較的小さいことなどの観点から特に好適である。なお、安定化された酸化ジルコニウムとは、安定化酸化ジルコニウム及び部

分安定化酸化ジルコニウムを包含する。安定化された酸化ジルコニウムでは、立方晶などの結晶構造をとるため、相転移が生じない。

【0039】一方、酸化ジルコニウムは、1000℃前後で単斜晶と正方晶との間を相転移し、このような相転移の際にクラックが発生するおそれがある。安定化された酸化ジルコニウムは、酸化カルシウム、酸化マグネシウム、酸化イットリウム、酸化スカンジウム、酸化イッテルビウム、酸化セリウム、希土類金属の酸化物等の安定剤を、1-30モル%含有する。なお、基板104の機械的強度を向上させるために、安定化剤が酸化イットリウムを含有するのが好適である。この場合、酸化イットリウムを、好適には1.5-6モル%、更に好適には2-4モル%含有し、更に0.1-5モル%の酸化アルミニウムを含有するのが好ましい。

【0040】また、結晶相を、立方晶+単斜晶の混合相、正方晶+単斜晶の混合相、立方晶+正方晶+単斜晶の混合相等とすることができるが、その中でも、主たる結晶相を、正方晶又は正方晶+立方晶の混合相としたものが、強度、靱性及び耐久性の観点から最適である。

【0041】基板104をセラミックスから構成した場合、比較的多数の結晶粒が基板104を構成するが、基板104の機械的強度を向上させるためには、結晶粒の平均粒径を、好適には0.05-2 $\mu$ mとし、更に好適には0.1-1 $\mu$ mとする。

【0042】電界印加部101、駆動電極102及びコモン電極103をそれぞれ形成する度に熱処理すなわち焼成して基板104と一体構造にすることができ、また、これら電界印加部101、駆動電極102及びコモン電極103を形成した後、同時に熱処理すなわち焼成して、これらを同時に基板104に一体に結合することもできる。

【0043】なお、駆動電極102及びコモン電極103の形成手法によっては、一体化のための熱処理すなわち焼成を必要としない場合もある。

【0044】基板104と、電界印加部101、駆動電極102及びコモン電極103とを一体化させるための熱処理すなわち焼成温度としては、一般に500-1400℃の範囲とし、好適には、1000-1400℃の範囲とする。さら

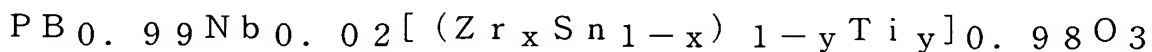
に、膜状の電圧印加部 101 を熱処理する場合、高温時に電界印加部 101 の組成が不安定にならないように、電界印加部 101 の蒸発源とともに雰囲気制御を行いながら熱処理すなわち焼成を行うのが好ましく、また、電界印加部 101 を適切な部剤によってカバーし、電界印加部 101 の表面が焼成雰囲気に直接露出しないようにして焼成する手法を採用するのが好ましい。この場合、カバーする部材としては、基板 104 と同様な材料を用いることとなる。

【0045】図 9 (a) は、電子放出素子の他の形態の上面図であり、図 9 (b) は、その VI-VI 断面図である。本実施の形態では、電子放出素子は、反強誘電材料によって構成した電界印加部 151a, 151b と、その一方の面にそれぞれ形成した櫛歯形状の駆動電極 152a, 152b 及びコモン電極 153a, 153b とを有する。

【0046】電子放出素子は、スペーサ層 154 を介して基板 155 の上に設けられたシート層 156 の上に配置される。これによって、電界印加部 151a, 151b、駆動電極 152a, 152b、コモン電極 153a, 153b、シート層 156 及びスペーサ層 154 は、アクチュエータ 157a, 157b をそれぞれ構成する。

【0047】電界印加部 151a, 151b を構成する反強誘電材料としては、ジルコン酸鉛を主成分とするもの、ジルコン酸鉛とスズ酸鉛とからなる成分を主成分とするもの、ジルコン酸鉛に酸化ランタンを添付したもの、ジルコン酸鉛とスズ酸鉛とからなる成分に対してジルコン酸鉛やニオブ酸鉛を添加したものを用いるのが好適である。特に、低電圧で駆動させる場合には、ジルコン酸鉛とスズ酸鉛とからなる成分を含む反強誘電材料を用いるのが好適である。この組成は、以下のようになる。

【0048】



【0049】また、反強誘電材料を多孔質にすることもでき、この場合、気孔率を 30% 以下にするのが好適である。

【0050】電界印加部 151a, 151b を形成するに当たり、上記厚膜形成手法を用いて形成するのが好適であり、微細な印刷を廉価に行うことができると



いう理由から、スクリーン印刷法が特に好適に用いられる。なお、電界印加部 151a, 151b の厚さとしては、低作動電圧で大きな変位を得るなどの理由から、スクリーン印刷法が特に好適に用いられる。なお、電界印加部 151a, 151b の厚さとしては、低作動電圧で大きな変位を得るなどの理由から、好適には  $50\mu\text{m}$  以下とし、更に好適には、 $3-40\mu\text{m}$  とする。

【0051】このような厚膜形成手法によって、平均粒子径が  $0.01-7\mu\text{m}$  程度、好適には  $0.05-5\mu\text{m}$  程度の反強誘電材料のセラミック粒子を主成分とするペーストやスラリーを用いて、シート層 156 の表面上に膜形成することができ、良好な素子特性が得られる。

【0052】電気泳動法は、高密度かつ高い形状制御で膜を形成でき、技術文献「DENKI KAGAKU 53, No. 1 (1985), p 63-68 安斎和夫著」や、「第1回電気泳動法によるセラミックスの高次成形法 研究討論会 予稿集 (1998), p 5-6, p 23-24」に記載されているような特徴を有する。したがって、要求精度、信頼性等を考慮して、各種手法を適切に選択して用いるのが好適である。

【0053】シート層 156 は、比較的肉薄に形成され、外部応力に対して振動を受けやすい構造となっている。シート層 156 を、好適には高耐熱性材料で構成する。その理由は、駆動端子電極をシート層 156 に直接接合するに当たり、有機接着剤などの耐熱性の比較的低い材料を使用することなくシート層 156 を直接支持する構造をとる場合、少なくとも電界印加部 151a, 151b の形成時にシート層 156 が変質するのを防止するためである。なお、シート層 156 をセラミックスで構成する場合、基板 104 と同様に構成する。

【0054】スペーサ層 154 を、好適にはセラミックスから構成するが、それを、シート層 156 を構成するセラミックス材料と同一とすることも、それとは異なるセラミックス材料とすることもできる。そのようなセラミックスとしては、シート層 156 を構成するセラミックス材料と同様に、例えば、安定化された酸化ジルコニウム、酸化アルミニウム、酸化マグネシウム、酸化チタン、スピネル、ムライト、窒化アルミニウム、窒化珪素、ガラス、これらの混合物等を使用することができる。

【0055】 スペーサ層 154、基板 155 及びシート層 156 を構成するセラミックス材料と異なるセラミックス材料としては、酸化ジルコニウムを主成分とする材料、酸化アルミニウムを主成分とする材料、これらの混合物を主成分とする材料等が好適に採用される。その中でも、酸化ジルコニウムを主成分としたものが特に好ましい。なお、焼結助剤として粘土などを添付することもあるが、酸化珪素、酸化ホウ素等のガラス化しやすいものが過剰に含まれないように、助剤成分を調整する必要がある。その理由は、これらガラス化しやすい材料は、電界印加部 151a、151b との接合の観点からは有利であるが、電界印加部 151a、151b との反応を促進し、電界印加部 151a、151b が所定の組成を維持するのが困難となり、その結果、素子特性を低下させる原因となるからである。

【0056】 すなわち、スペーサ層 154、基板 155 及びシート層 156 に含まれる酸化珪素などを、重量比で 3% 以下、好適には 1% 以下となるように制限するのが好ましい。ここで、主成分とは、重量比で 50% 以上の割合で存在する成分をいう。

【0057】 スペーサ層 154、基板 155 及びシート層 156 を 3 層の積層体として構成するのが好適であり、この場合、例えば、一体同時焼成、ガラスや樹脂によって各層を接合一体化又は後付けを行う。なお、4 層以上の積層体とすることもできる。

【0058】 本実施の形態のように電界印加部 151a、151b を反強誘電体材料によって構成した場合、電界が加えられない状態では、電界印加部 151b のように平坦形状となり、それに対して、電界が加えられると、電界印加部 151a のように凸状に屈曲変位する。このように凸状に屈曲変位することによって、電子放出素子とそれに対向する電子捕獲電極 158 との間の間隔が狭くなるので、矢印で示したように発生する電子の直進性が更に良好になる。したがって、この屈曲変位量を以って、電子捕獲電極 158 に到達する放出電子量を制御することが可能である。

【0059】

【発明の効果】 以上の説明から明らかなように、本発明によれば、電子放出素子

を電子放出素子モジュール、電子放出素子チップ、真空封止電子放出素子モジュールとして構成し、電子放出素子モジュールを第1の基板上に貼り付けているため、簡単に大型のフィールドエミッションディスプレイを得ることができる。また、電子放出素子を膜形成で構成した場合は、大量生産を可能とし、低コスト化を達成することができる。

#### 【図面の簡単な説明】

【図1】本発明のフィールドエミッションディスプレイの第1発明を説明するための図である。

【図2】電子放出素子モジュール間の電氣的接続方法の一例を説明するための図である。

【図3】電子放出素子モジュール間の電氣的接続方法の他の例を説明するための図である。

【図4】本発明のフィールドエミッションディスプレイの第2発明を説明するための図である。

【図5】本発明のフィールドエミッションディスプレイの第3発明を説明するための図である。

【図6】本発明のフィールドエミッションディスプレイの第4発明を説明するための図である。

【図7】本発明のフィールドエミッションデバイスの動作を説明するための概念図である。

【図8】本発明のフィールドエミッションディスプレイを構成する電子放出素子の一例について説明するための図である。

【図9】本発明のフィールドエミッションディスプレイを構成する電子放出素子の他の例について説明する図である。

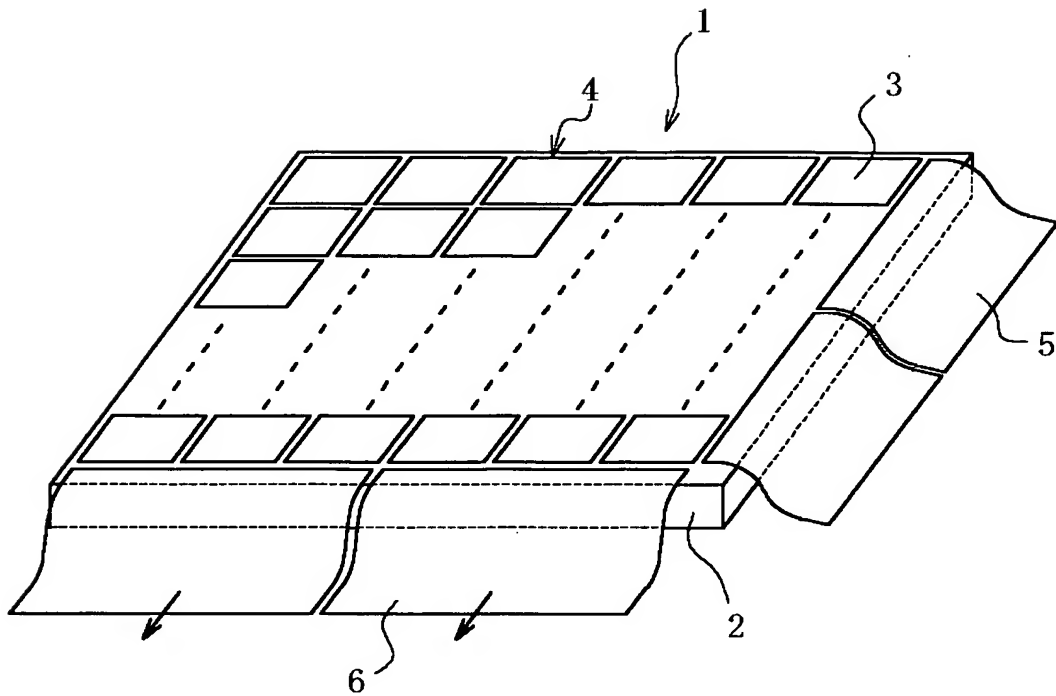
#### 【符号の説明】

1 フィールドエミッションディスプレイ、2 マザー基板、3 モジュール基板、4 電子放出素子モジュール、5、6 FPCケーブル、11、13 ターミナル、12、14 ワイヤ、15 スルーホール、16 導電性ペースト部、21 電子放出チップ、22 ケーブル部、31、41 電子放出素子、32

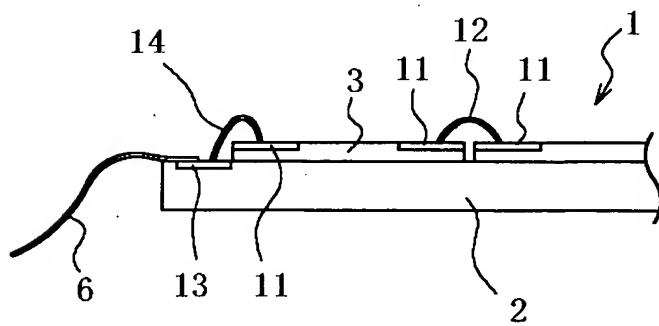
駆動電極、3 3 コモン電極、3 4 圧電体、3 5 絶縁体、3 6 ガラス基板  
、3 7 I T O 膜、3 8 蛍光体、4 2 真空封止電子放出モジュール、5 1  
スリット部

【書類名】 図面

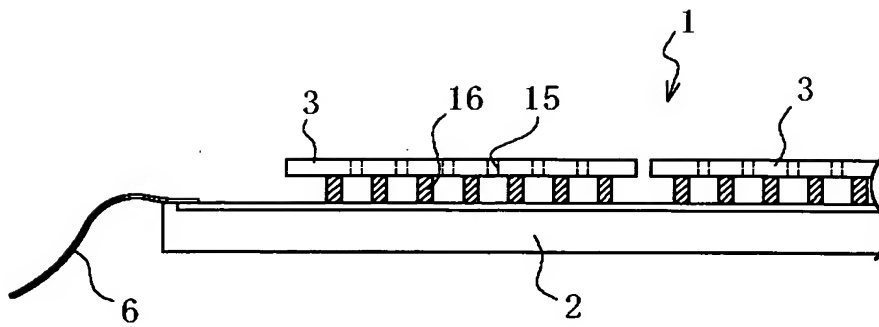
【図 1】



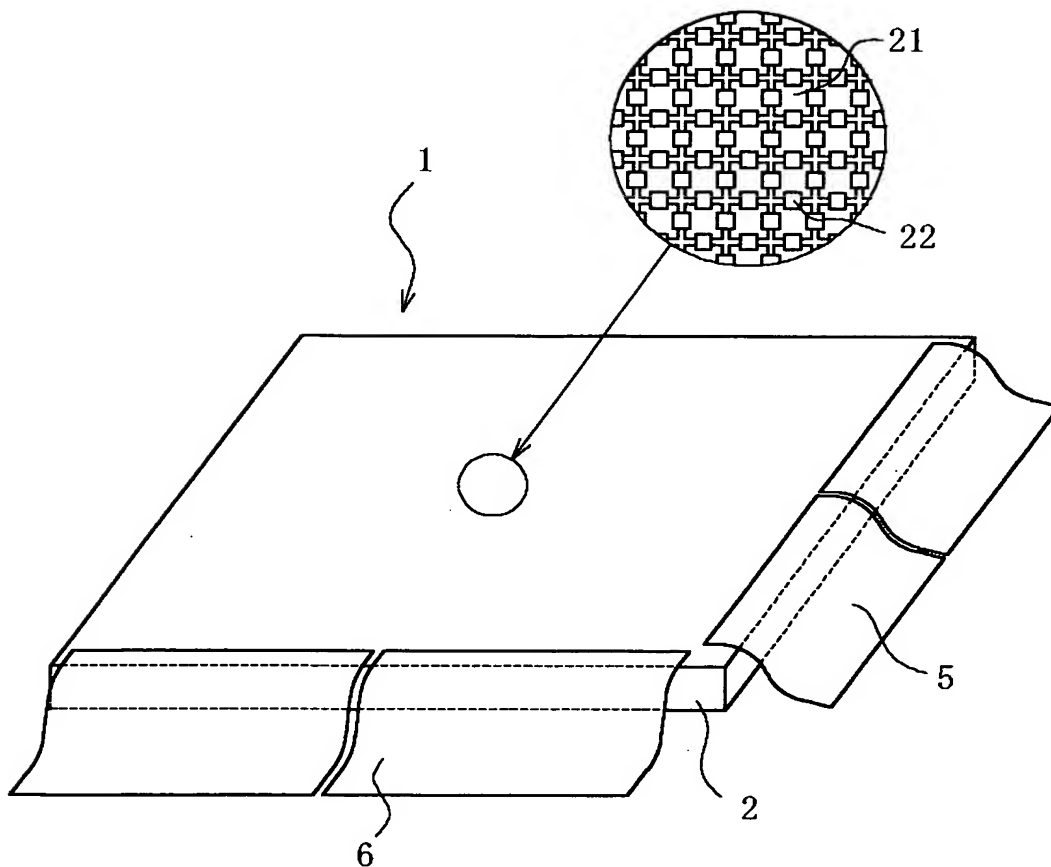
【図 2】



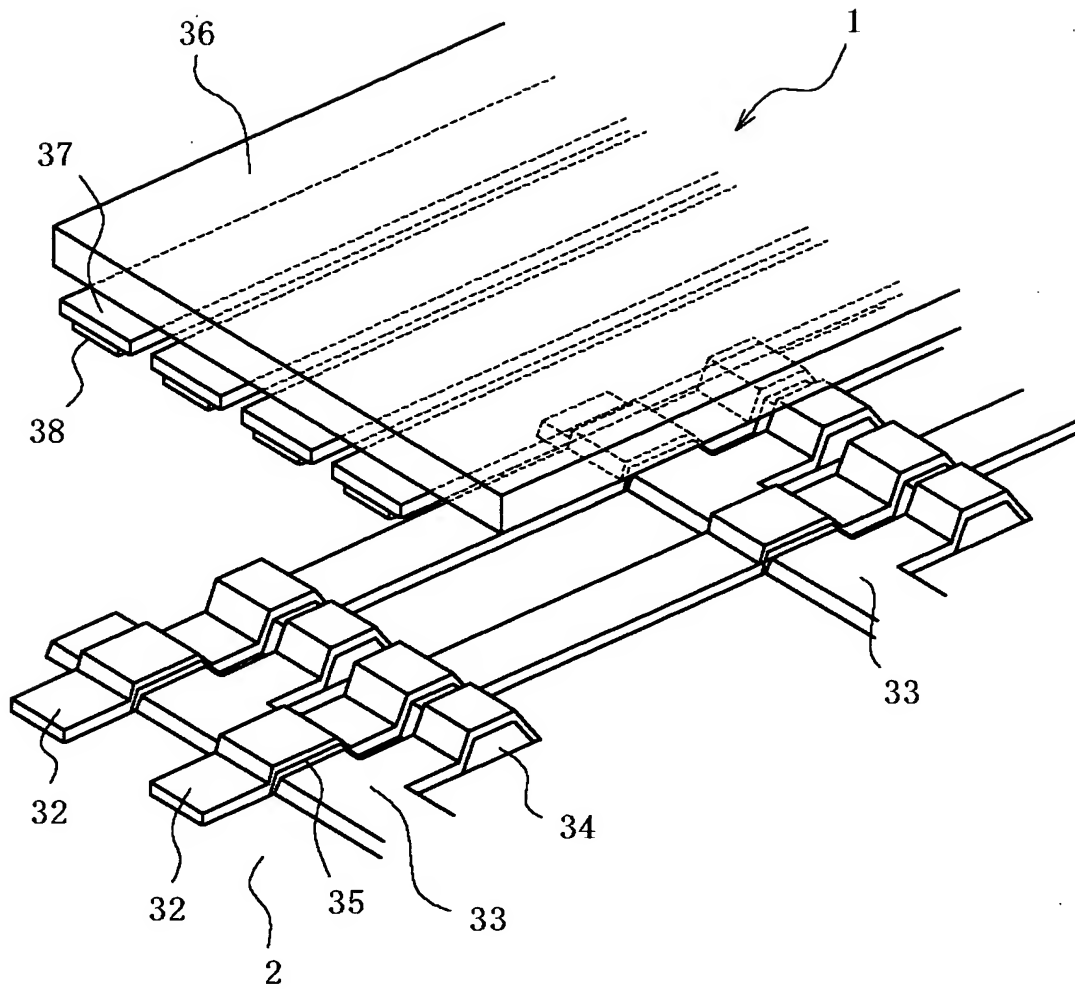
【図 3】



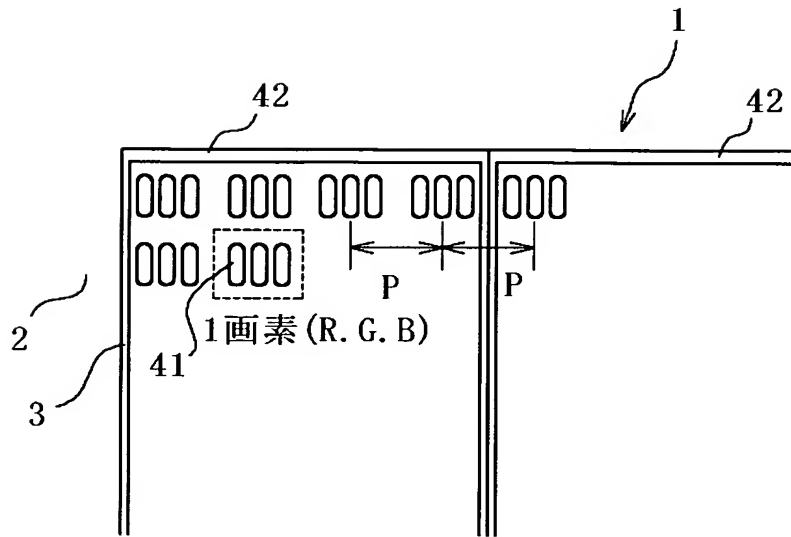
【図 4】



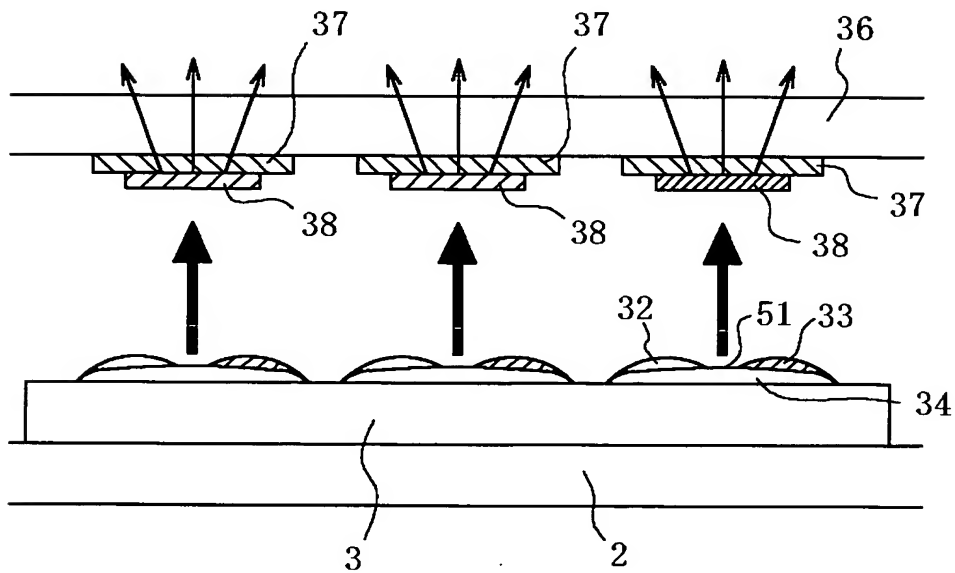
【図 5】



【図 6】

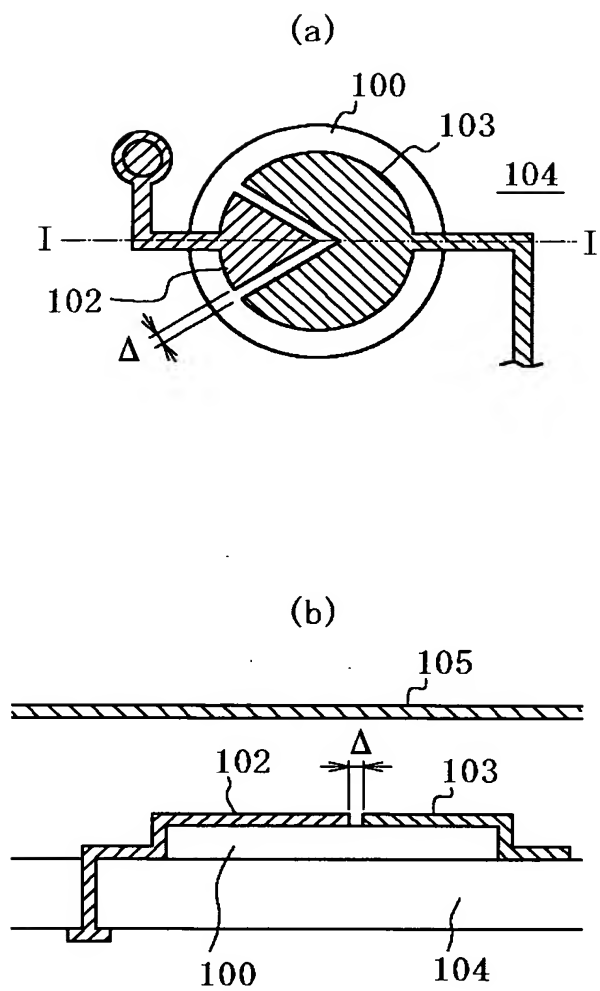


【図 7】

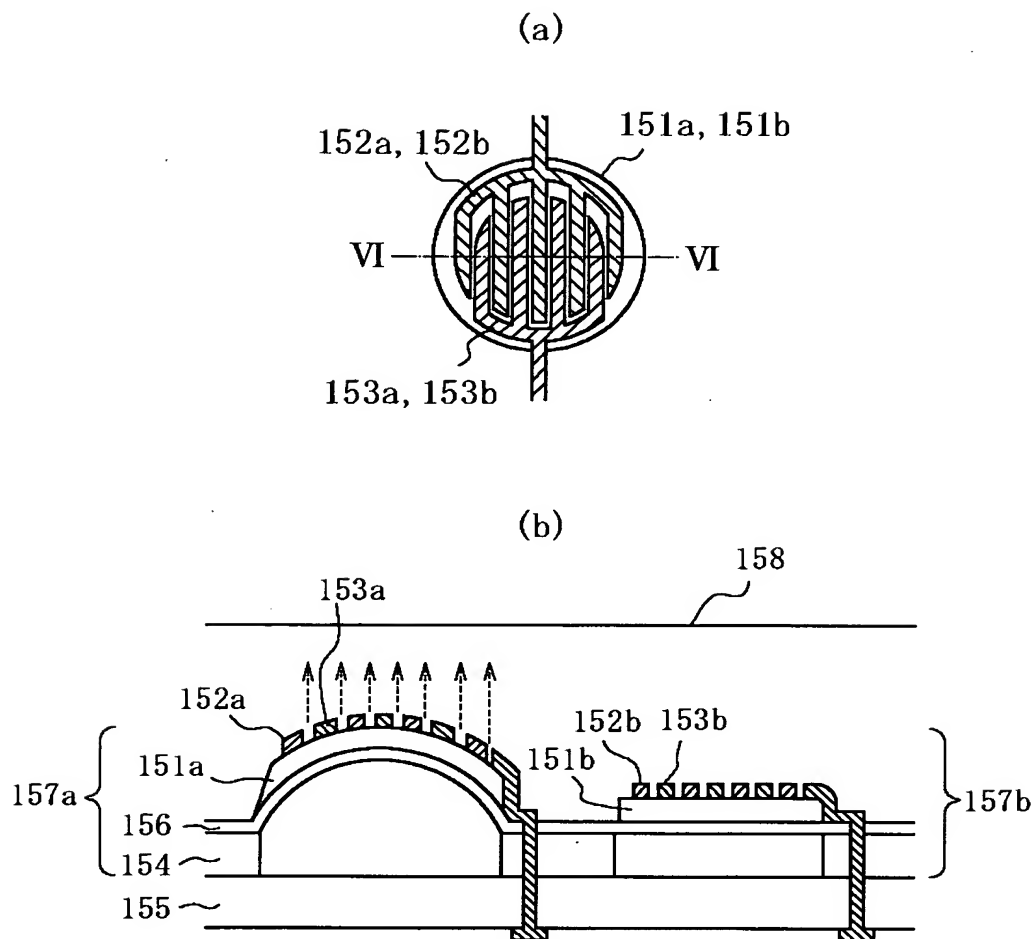




【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 大型化や低コスト化に適する構造を有するフィールドエミッションディスプレイを提供する。

【解決手段】 画像表示をしようとする大きさの第 1 の基板 2 と、多数の電子放出素子を第 2 の基板 3 上に配列して形成した電子放出素子モジュール 4 と、から構成され、多数の電子放出素子モジュール 4 を第 1 基板 2 上に配列して設けるとともに、電子放出素子モジュール 4 同士を電氣的に接続し、さらに全体を真空封止してフィールドエミッションディスプレイを構成する。

【選択図】 図 1

特願 2 0 0 2 - 3 2 1 5 6 4

出 願 人 履 歷 情 報

識別番号

[ 0 0 0 0 0 4 0 6 4 ]

1. 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

愛知県名古屋市瑞穂区須田町 2 番 5 6 号

氏 名

日本碍子株式会社